

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Fuyuki Okamoto **Examiner:** Unassigned
Serial No.: Unassigned **Art Unit:** Unassigned
Filed: Herewith **Docket:** 17566
For: FREQUENCY CHARACTERISTICS- VARIABLE
AMPLIFYING CIRCUIT AND SEMICONDUCTOR
INTEGRATED CIRCUIT DEVICE **Dated:** March 25, 2004

Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

CLAIM OF PRIORITY

Sir:

Applicant in the above-identified application hereby claims the right of priority in connection with Title 35 U.S.C. §119 and in support thereof, herewith submits a certified copy of Japanese Patent Application 2003-092486 filed on March 28, 2003.

Respectfully submitted,



Paul J. Esatto, Jr.
Registration No. 30,749

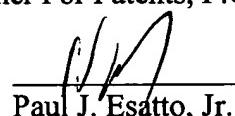
Scully, Scott, Murphy & Presser
400 Garden City Plaza
Garden City, New York 11530
(516) 742-4343
PJE:jf

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Mailing Label Number: EV 213901437US

Date of Deposit: March 25, 2004

I hereby certify that this correspondence is being deposited with the United States Postal Service Express Mail Post Office to Addressee service under 37 C.F.R. §1.10 on the date indicated above and is addressed to the Commissioner For Patents, P.O. Box 1450, Alexandria, VA 22313-1450.



Paul J. Esatto, Jr.

US

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月28日
Date of Application:

出願番号 特願2003-092486
Application Number:

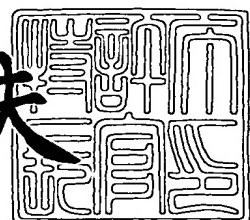
[ST. 10/C] : [JP2003-092486]

出願人 N E C エレクトロニクス株式会社
Applicant(s):

2004年 1月26日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3002533

【書類名】 特許願
【整理番号】 74112762
【あて先】 特許庁長官 太田 信一郎 殿
【国際特許分類】 H03G 3/30
【発明の名称】 周波数特性可変增幅回路及び半導体集積回路装置
【請求項の数】 7
【発明者】
【住所又は居所】 神奈川県川崎市中原区下沼部1753番地 NECエレクトロニクス株式会社内
【氏名】 岡本 冬樹
【特許出願人】
【識別番号】 302062931
【氏名又は名称】 NECエレクトロニクス株式会社
【代理人】
【識別番号】 100090158
【弁理士】
【氏名又は名称】 藤巻 正憲
【電話番号】 03-3539-5651
【手数料の表示】
【予納台帳番号】 009782
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0216549
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 周波数特性可変增幅回路及び半導体集積回路装置

【特許請求の範囲】

【請求項1】 第1の電位と第2の電位との間に接続された1対の共振回路と、各共振回路からの出力信号を出力する1対の出力端子と、相補な信号が入力されこの入力信号に応じて一方の前記出力端子に前記第1の電位に基づくハイ又はロウの信号を出力し他方の前記出力端子に前記第2の電位に基づくロウ又はハイの信号を出力させるように前記各共振回路と前記第1の電位又は前記第2の電位との間のオンオフを切り換える1対のスイッチ部と、を有し、前記1対の出力端子に前記1対のスイッチ部の入力信号が増幅された信号が出力される増幅回路において、前記共振回路は、インダクタと、このインダクタとの間で共振部を構成する可変キャパシタとを有し、この可変キャパシタの容量値を調整することにより増幅時の周波数特性を可変とすることを特徴とする周波数特性可変增幅回路。

【請求項2】 一端に第1の電位が印加されるインダクタ及びこのインダクタと共に共振部を構成する可変キャパシタを備えた1対の共振回路と、前記インダクタの他端に夫々接続された1対の出力端子と、この1対の出力端子と第2の電位との間に接続され相補な信号が入力されてこの入力信号に応じて前記出力端子と前記第2の電位との間のオンオフを切り換える1対のスイッチ部と、を有し、前記1対の出力端子に前記1対のスイッチ部の入力信号が増幅された信号が出力され、前記可変キャパシタの容量値を調整することにより前記共振回路のインピーダンスの周波数特性を調整して前記出力信号の波形を整形することを特徴とする周波数特性可変增幅回路。

【請求項3】 前記可変キャパシタはその一端が前記インダクタの他端に接続され、他端にこの可変キャパシタの容量値を制御する制御電圧が印加されるものであり、前記共振回路は前記インダクタと前記可変キャパシタとの間の接続点と前記出力端子との間に接続された抵抗を有することを特徴とする請求項2に記載の周波数特性可変增幅回路。

【請求項4】 前記可変キャパシタがバラクタ素子であることを特徴とする

請求項1乃至3のいずれか1項に記載の周波数特性可変增幅回路。

【請求項5】 前記各スイッチ部は、ソース・ドレインの一方が前記出力端子に接続され、他方に前記第2の電位が印加され、ゲートに前記入力信号が入力されるトランジスタであることを特徴とする請求項1乃至4のいずれか1項に記載の周波数特性可変增幅回路。

【請求項6】 前記各スイッチ部のトランジスタのソース・ドレインの他方は共通接続され、この共通接続点と前記第2の電位との間にバイアストランジスタが接続され、このバイアストランジスタのゲートにバイアス電圧が印加され、前記バイアストランジスタは、前記バイアス電圧に応じて前記第2の電位を制御することを特徴とする請求項5に記載の周波数特性可変增幅回路。

【請求項7】 請求項1乃至6のいずれか1項に記載の周波数特性可変增幅回路が搭載されていることを特徴とする半導体集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高周波信号を増幅する周波数特性可変增幅回路及びこれが搭載された半導体集積回路装置に関する。

【0002】

【従来の技術】

光通信用受信モジュールには、光信号を電気信号に変換する受光素子と、この受光素子から出力された電気信号が入力され、光ファイバー内を伝送している間に減衰し歪んだ信号波形を整形する広帯域増幅器等が搭載されている。この広帯域増幅器は、主として減衰した信号を増幅するための増幅器、及び主として波形の乱れを整形するための増幅器等により構成されている。近時、光通信モジュールの小型化及び低コスト化に伴い、前記各増幅器をバイポーラ集積回路の製造技術を使用して单一の半導体基板上に集積回路として形成した広帯域増幅器が開発されている（例えば、特許文献1及び2参照。）。

【0003】

このような従来の広帯域増幅器に設けられた増幅回路の一例として、前述の特

許文献2に記載されている増幅回路について説明する。図5は、特許文献2に記載された増幅回路を示す回路図である。図5に示すように、この従来の増幅回路50は、電源電位配線VCC及び接地電位配線GNDに接続されている。そして、増幅回路50においては、電源電位配線VCCから接地電位配線GNDに向かって、インダクタ51、抵抗53、出力端子55及びNMOSトランジスタ59がこの順に直列に接続され、これらと並列にインダクタ52、抵抗54、出力端子56及びNMOSトランジスタ60がこの順に直列に接続されている。また、NMOSトランジスタ59及びNMOSトランジスタ60のゲートには夫々入力端子61及び入力端子62が接続されており、このNMOSトランジスタ59及びNMOSトランジスタ60のソースはトランジスタ63を介して接地電位配線GNDに接続されている。更に、このトランジスタ63のゲートにはバイアス電位が印加されるバイアス端子64が接続されている。なお、図5に示す負荷容量57及び負荷容量58は、この増幅回路50と設置電位配線GNDとの間に不可避的に発生する寄生容量を示している。

【0004】

次に、この従来の増幅回路50の動作について説明する。先ず、電源電位配線VCCに電源電位を印加し、接地電位配線GNDに接地電位を印加し、トランジスタ63にバイアス電位を印加する。その状態で、例えば、入力端子61がハイ、入力端子62がロウになるように相補信号を入力すると、NMOSトランジスタ59がオンになり、NMOSトランジスタ60がオフになる。これにより、出力端子55からはロウの信号が出力されると共に、出力端子56からはハイの信号が出力される。

【0005】

この従来の増幅回路50の場合、出力信号の電圧は出力端子55と出力端子56との電位差であり、この電位差が大きい程ゲインは大きくなる。図6は、横軸に周波数をとり、縦軸にゲインをとって、ゲインの周波数特性を示すグラフ図である。図6に示すように、一般に、増幅回路を使用した場合、そのゲインには高周波領域でピーキングが生じる。図5に示す増幅回路50は、回路中にインダクタ51及びインダクタ52が設けられているため、図6に示すゲインの周波数特

性においてピーキングの値が大きくなり、出力信号の波形をシャープにすることができる。

【0006】

【特許文献1】

特開平11-88087号公報 (第4-9頁、第12図)

【特許文献2】

米国特許第6340899B1号明細書 (第1図)

【0007】

【発明が解決しようとする課題】

しかしながら、従来の増幅回路50は、入力された信号の周波数特性を変化させることができないため、ピーキングの位置を制御できず、設計時に想定した周波数以外には対応できないという問題がある。

【0008】

本発明はかかる問題点に鑑みてなされたものであって、入力された信号の周波数特性を変化させることができる周波数特性可変増幅回路及びこれが搭載された半導体集積回路装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

本願第1発明に係る周波数特性可変増幅回路は、第1の電位と第2の電位との間に接続された1対の共振回路と、各共振回路からの出力信号を出力する1対の出力端子と、相補な信号が入力されこの入力信号に応じて一方の前記出力端子に前記第1の電位に基づくハイ又はロウの信号を出力し他方の前記出力端子に前記第2の電位に基づくロウ又はハイの信号を出力させるように前記各共振回路と前記第1の電位又は前記第2の電位との間のオンオフを切り換える1対のスイッチ部と、を有し、前記1対の出力端子に前記1対のスイッチ部の入力信号が増幅された信号が出力される増幅回路において、前記共振回路は、インダクタと、このインダクタとの間で共振部を構成する可変キャパシタとを有し、この可変キャパシタの容量値を調整することにより増幅時の周波数特性を可変とすることを特徴とする。

【0010】

本発明の周波数特性可変増幅回路における負荷インピーダンスは、共振回路の合成インピーダンスである。この合成インピーダンスの値はインダクタとの間で共振部を構成する可変キャパシタの容量値を変化させることで変化する。よって、本発明においては、前記可変キャパシタに印加する電圧を変化させてこのキャパシタの容量値を変えると、負荷インピーダンスが変化して出力信号の周波数特性が変わる。

【0011】

本願第2発明に係る周波数特性可変増幅器は、一端に第1の電位が印加されるインダクタ及びこのインダクタと共に共振部を構成する可変キャパシタを備えた1対の共振回路と、前記インダクタの他端に夫々接続された1対の出力端子と、この1対の出力端子と第2の電位との間に接続され相補な信号が入力されてこの入力信号に応じて前記出力端子と前記第2の電位との間のオンオフを切り換える1対のスイッチ部と、を有し、前記1対の出力端子に前記1対のスイッチ部の入力信号が増幅された信号が出力され、前記可変キャパシタの容量値を調整することにより前記共振回路のインピーダンスの周波数特性を調整して前記出力信号の波形を整形することを特徴とする。

【0012】

本発明の周波数特性可変増幅回路における負荷インピーダンスは、可変キャパシタ及びインダクタを備える共振回路の合成インピーダンスである。この合成インピーダンスの値は前記可変キャパシタの容量を変化させることで変化する。従って、本発明の周波数特性可変増幅回路においては、前記可変キャパシタに印加する電圧を変化させると、負荷インピーダンスが変化して、出力信号の周波数特性が変化し、前記出力信号の波形が整形される。

【0013】

前記可変キャパシタはその一端が前記インダクタの他端に接続され、他端にこの可変キャパシタの容量値を制御する制御電圧が印加されるものであり、前記共振回路は前記インダクタと前記可変キャパシタとの間の接続点と前記出力端子との間に接続された抵抗を有することが好ましい。共振回路に抵抗を設けると、低

周波域における前記1対の出力端子間の電位差が確保され、ゲインの低下が防止される。

【0014】

また、前記可変キャパシタは、バラクタ素子であることが好ましい。これにより、MOSトランジスタを形成する工程により、可変キャパシタを形成することができる。このため、可変キャパシタを形成するために特別な工程を追加する必要がない。

【0015】

更に、前記各スイッチ部は、ソース・ドレインの一方が前記出力端子に接続され、他方に前記第2の電位が印加され、ゲートに前記入力信号が入力されるトランジスタでもよい。

【0016】

更にまた、前記周波数特性可変增幅回路は、例えば、前記各スイッチ部のトランジスタのソース・ドレインの他方は共通接続され、この共通接続点と前記第2の電位との間にバイアストランジスタが接続され、このバイアストランジスタのゲートにバイアス電圧が印加され、前記バイアストランジスタにより、前記バイアス電圧に応じて前記第2の電位を制御する。このバイアストランジスタに印加するバイアス電圧を変化させることにより、周波数特性可変增幅回路全体に流れる電流の大きさを変化させることができる。

【0017】

本願第3発明に係る半導体集積回路装置は、前述の周波数特性可変增幅回路が搭載されていることを特徴とする。本発明においては、前述の周波数特性可変增幅回路を利得可変增幅回路等と共に半導体集積回路装置に搭載することにより、出力信号の周波数特性を変化させることができる広帯域増幅器を製造することができる。

【0018】

【発明の実施の形態】

以下、本発明の実施形態について添付の図面を参照して具体的に説明する。図1は、本実施形態に係る周波数特性可変增幅回路を示す回路図である。図1に示

すように、本実施形態に係る周波数特性可変增幅回路1は、電源電位配線VCCと接地電位配線GNDとの間に接続されている。この周波数特性可変增幅回路1は、例えば、シリコン基板上に形成された集積回路の一部である。周波数特性可変增幅回路1においては、電源電位配線VCCから接地電位配線GNDに向かって、インダクタ2、抵抗6、出力端子8及びNMOSトランジスタ10がこの順に直列に接続され、これらと並列にインダクタ3、抵抗7、出力端子9及びNMOSトランジスタ11が接続されている。インダクタ2と抵抗6との間の接続点16には、可変キャパシタとしてのバラクタ素子4の一方の端子が接続され、このバラクタ素子4の他方の端子は周波数特性制御端子19に接続されている。同様に、インダクタ3と抵抗7との間の接続点17には、バラクタ素子5の一方の電極が接続され、このバラクタ素子5の他方の電極は周波数特性制御端子20に接続されている。なお、インダクタ2、バラクタ素子4及び抵抗6により一方の共振回路が形成され、インダクタ3、バラクタ素子5及び抵抗7により他方の共振回路が形成される。

【0019】

そして、NMOSトランジスタ10及びNMOSトランジスタ11のドレインは夫々出力端子8及び出力端子9に接続され、ゲートには夫々入力端子12及び入力端子13が接続されている。また、NMOSトランジスタ10及びNMOSトランジスタ11のソースはトランジスタ14を介して接地電位配線GNDに接続されている。即ち、トランジスタ14のドレインはNMOSトランジスタ10及びNMOSトランジスタ11のソースに接続され、ソースは接地電位配線GNDに接続されている。更に、トランジスタ14のゲートにはバイアス電位が印加されるバイアス端子15が接続されている。

【0020】

本実施形態の周波数特性可変增幅回路1は、バイポーラ型集積回路及びMOS型集積回路の製造技術等を使用して利得可変增幅回路等と共に半導体基板上に形成され、GHz帯等の高周波信号を増幅することができる広帯域増幅器として動作する半導体集積回路装置になる。例えば、この半導体集積回路装置（広帯域増幅器）は受光素子等の他の部材と共に基板上に実装されて光通信用の光ファイバ

の光受信用モジュールに組み込まれてもよい。この光受信用モジュールは、例えば、光ファイバにより伝達された信号を電気信号に変換して増幅するものである。

【0021】

次に、本実施形態の周波数特性可変増幅回路1の動作について説明する。図2(a)は横軸に入力信号の周波数をとり、縦軸にゲインをとて、ゲインの周波数特性を示すグラフ図であり、図2(b)は、横軸に時間をとり、縦軸に電位をとて、入力信号及び出力信号の波形を示すグラフ図である。図1に示すように、電源電位配線VCCに電源電位を印加し、接地電位配線GNDに接地電位を印加する。そして、バイアス端子15を介してトランジスタ14のゲートにバイアス電圧を印加する。これにより、トランジスタ14のI-V特性が飽和領域に達し、トランジスタ14のソース・ドレイン間には、ゲート電圧によって決まりドレイン電圧には依存しないドレイン電流が流れるようになる。この結果、バイアス電圧を一定値とすることにより、接続点18と接地電位配線GNDとの間の電位差によらず、周波数特性可変増幅回路1に一定の電流を流すことができる。この状態で、例えば、入力端子12がハイ、入力端子13がロウになるように相補信号を入力すると、トランジスタ10がオンになり、トランジスタ11がオフになる。これにより、出力端子8からはロウの信号が出力されると共に、出力端子9からはハイの信号が出力される。また、入力端子12がロウになり、入力端子13がハイになると、出力端子8はハイになり、出力端子9はロウになる。このようにして、入力端子12及び入力端子13に入力される信号と同じ周波数で増幅された相補信号が出力端子9及び出力端子10から出力される。

【0022】

更に、本実施形態の周波数特性可変増幅回路1においては、周波数特性制御端子19及び周波数特性制御端子20に印加する電位を変化させると、バラクタ素子4及びバラクタ素子5の容量が変化する。これにより、共振回路のインピーダンスの周波数特性が変化し、図2(a)に示すように、入力信号に対する出力信号のゲインの周波数特性、即ち、ピーキング24の位置等が変化する。このため、周波数特性制御端子19及び周波数特性制御端子20に印加する電位を調整す

ることにより、ゲインの周波数特性を最適化し、図2（b）に示すように、伝送により減衰し波形が歪んだ入力信号25に対して、この入力信号25における電位変化が大きく高周波成分が多い部分26を重点的に増幅することにより、整形された出力信号27を得ることができる。なお、抵抗6及び抵抗7は、入力信号が低周波信号である場合に共振部のインピーダンスを確保し、一定のゲインを維持するために設けられている。

【0023】

本実施形態の周波数特性可変增幅回路1は、種々の信号が入力された場合においても、周波数特性制御端子に印加する電圧を変えることにより、入力された信号のピーキングの位置を変化させて、出力する信号の波形を整形することができる。

【0024】

【実施例】

以下、本発明の実施例として、図1に示す周波数特性可変增幅回路1の周波数特性を計算により求め、その効果について具体的に説明する。

【0025】

本実施例においては、図1に示す周波数可変增幅回路1を等価回路によりモデリングし、その出力信号におけるゲインの周波数特性を計算により求めた。図3は、本実施例の計算で使用した周波数特性可変增幅回路1の等価回路としての小信号回路を示す回路図である。図3に示すように、本実施例において使用した小信号回路30においては、電流源31と出力端子36及び出力端子37との間に、インダクタ32と抵抗33とが直列に接続され、また、このインダクタ32及び抵抗33からなる回路と並列に可変キャパシタ34が接続され、更に可変キャパシタ34と並列にキャパシタ35が接続されている。

【0026】

なお、本実施例においては、周波数可変增幅回路1を、小信号回路30が左右対称に2個配置されたものとしてモデリングしている。よって、小信号回路30における電流源31は、周波数可変增幅回路1におけるNMOSトランジスタ10及びNMOSトランジスタ11に相当する。また、インダクタ32はインダク

タ2及びインダクタ3に対応し、抵抗33は抵抗6及び抵抗7に対応する。更に、可変キャパシタ34及びキャパシタ35はバラクタ素子4及びバラクタ素子5に対応する。

【0027】

本実施例においては、小信号回路30における抵抗33の抵抗値Rを100Ω、インダクタ32のインダクタンスLを10nH、キャパシタ35のキャパシタンスCLを500fFとし、可変キャパシタ34のキャパシタンスCVが100fFの場合を実施例No.1とし、前記キャパシタンスCVが250fFの場合を実施例No.2とし、前記キャパシタンスCVが500fFの場合を実施例No.3として0.1乃至10GHzにおけるゲインを計算した。そして、これらの計算により求められたゲインを、直流信号を入力した場合のゲインを1として規格化した。

【0028】

図4は、横軸に周波数をとり、縦軸に規格化されたゲインをとって、実施例No.1、No.2及びNo.3におけるゲインの周波数特性を示すグラフ図である。図1に示す周波数特性可変增幅回路1は、図4に示すように、可変キャパシタ34のキャパシタンスCVを変えることにより、ピーキングの位置（周波数）を変更できることが確認できた。

【0029】

【発明の効果】

以上詳述したように、本発明によれば、周波数特性可変增幅回路に可変キャパシタを設け、この可変キャパシタに印加する制御電圧を変化させることにより、前述の周波数特性可変增幅回路内の負荷インピーダンスを変化させることができる。これにより、入力された信号の周波数特性が変化するため、種々の信号が入力された場合においても、出力信号の波形を整形することができる。

【図面の簡単な説明】

【図1】

本発明の実施形態に係る周波数特性可変增幅回路を示す回路図である。

【図2】

(a) は横軸に入力信号の周波数をとり、縦軸にゲインをとって、ゲインの周波数特性を示すグラフ図であり、(b) は、横軸に時間をとり、縦軸に電位をとって、入力信号及び出力信号の波形を示すグラフ図である。

【図3】

本発明の実施例で計算に使用した小信号回路を示す回路図である。

【図4】

横軸に周波数をとり、縦軸に規格化されたゲインをとって、実施例No. 1、No. 2 及びNo. 3 におけるゲインの周波数特性を示すグラフ図である。

【図5】

特許文献2で提案された従来の周波数特性可変增幅回路を示す回路図である。

【図6】

横軸に周波数をとり、縦軸にゲインをとって、ゲインの周波数特性を示すグラフ図である。

【符号の説明】

- 1、50；周波数特性可変增幅回路
- 2、3、32、51、52；インダクタ
- 4、5、34；可変キャパシタ
- 6、7、33、53、54；抵抗
- 8、9、36、37、55、56；出力端子
- 10、11、59、60；NMOSトランジスタ
- 12、13、61、62；入力端子
- 14、63；トランジスタ
- 15、64；バイアス端子
- 16、17、18、65、66、67；接続点
- 19、20；周波数特性制御端子
- 24；ピーキング
- 25；入力信号
- 26；部分
- 27；出力信号

30；小信号回路

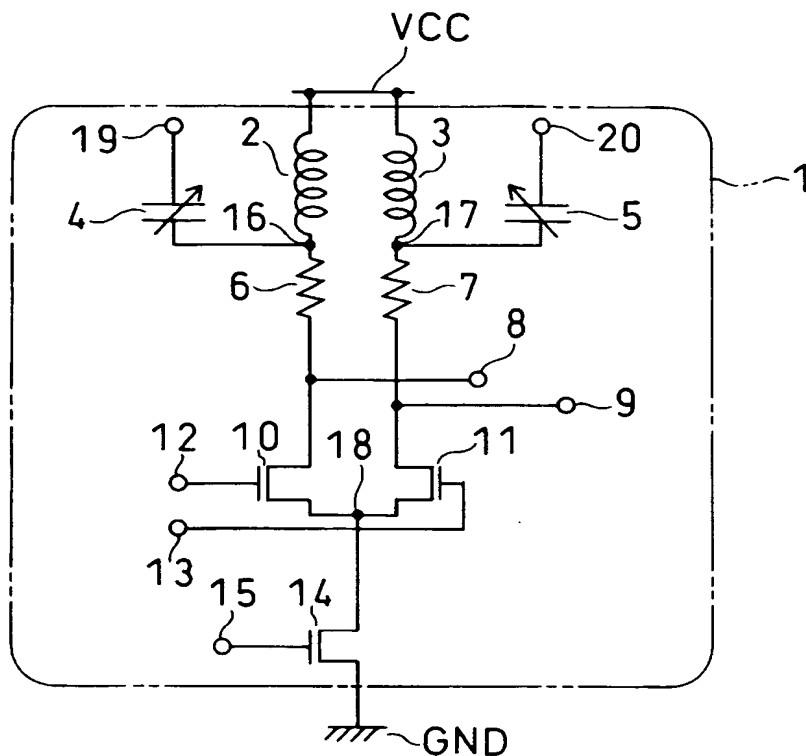
31；電流源

35；キャパシタ

57、58；負荷容量

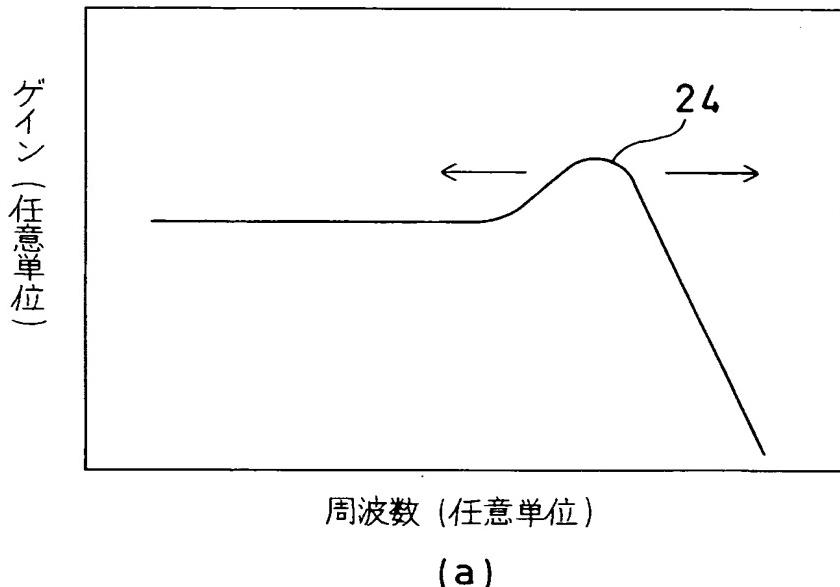
【書類名】 図面

【図1】

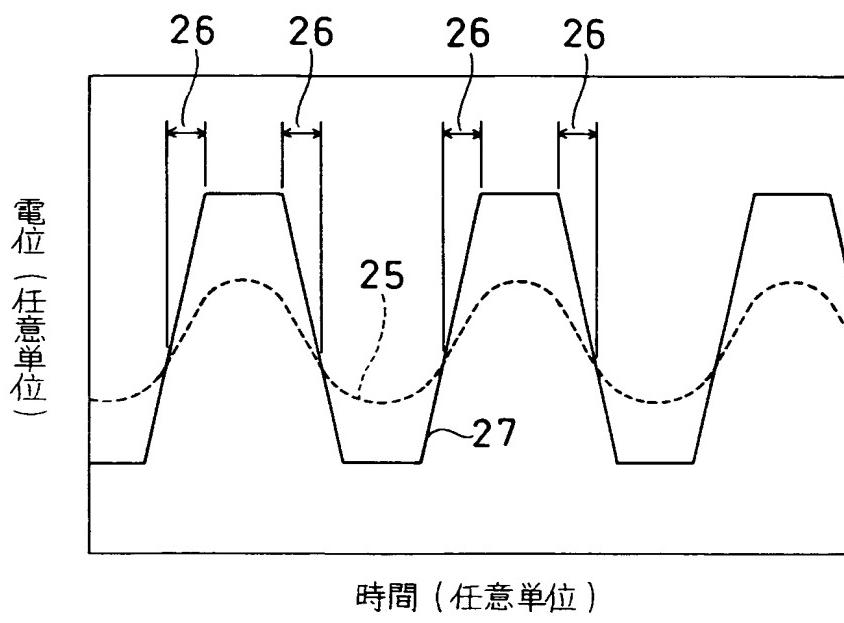


- 1; 周波数特性可変增幅回路 2. 3; インダクタ
4. 5; 可変キャパシタ 6. 7; 抵抗 8. 9; 出力端子
10. 11; NMOSトランジスタ 12. 13; 入力端子
14; トランジスタ 15; バイアス端子 16. 17. 18; 接続点

【図 2】



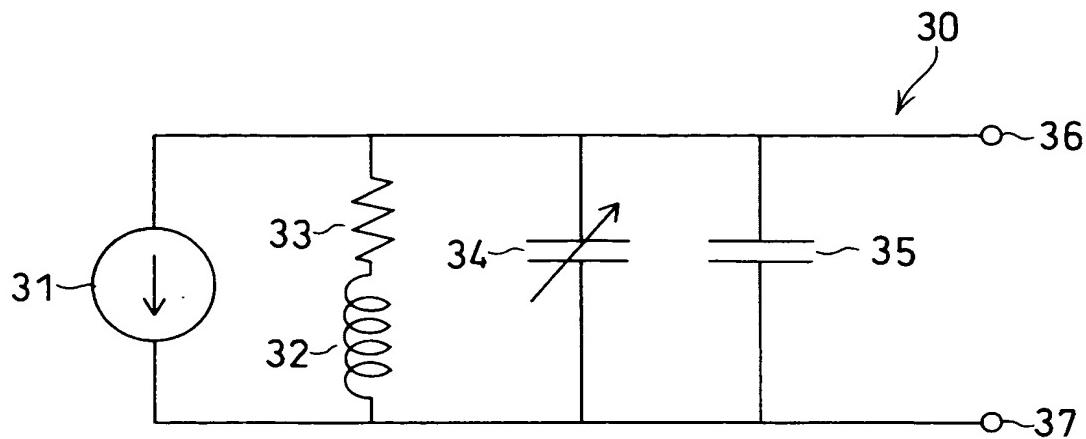
(a)



(b)

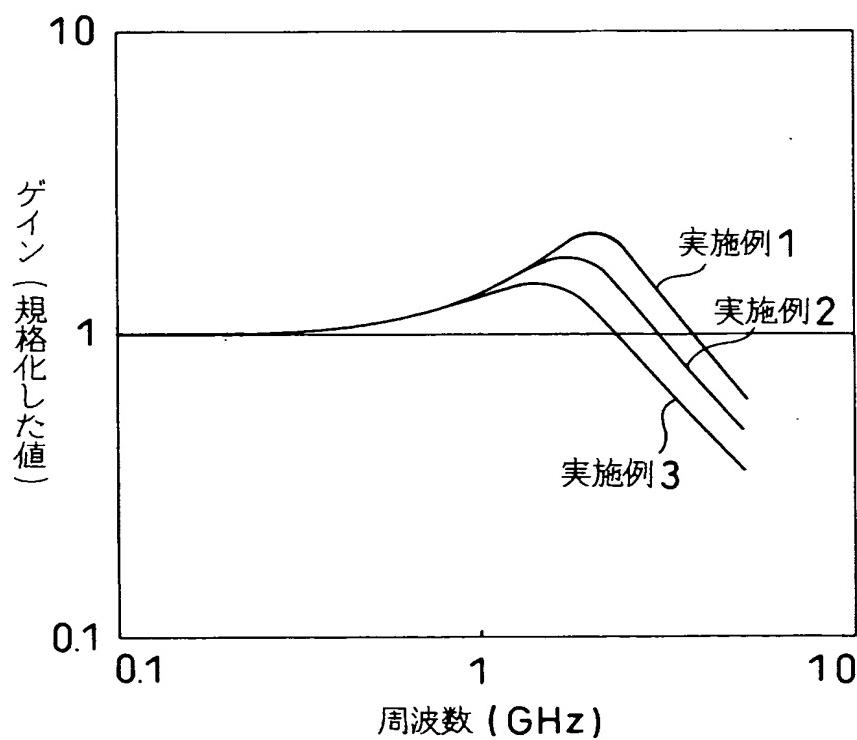
24；ピーキング 25；入力信号 26；部分 27；出力信号

【図3】

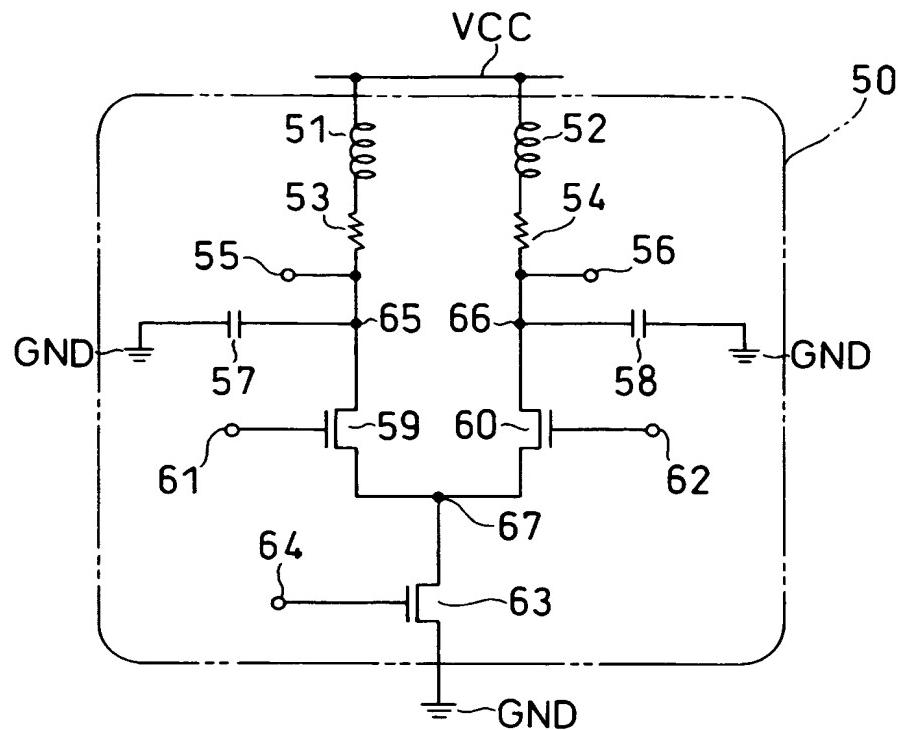


30：小信号回路 31：電流源 32：インダクタ 33：抵抗
34：可変キャパシタ 35：キャパシタ 36、37：出力端子

【図4】

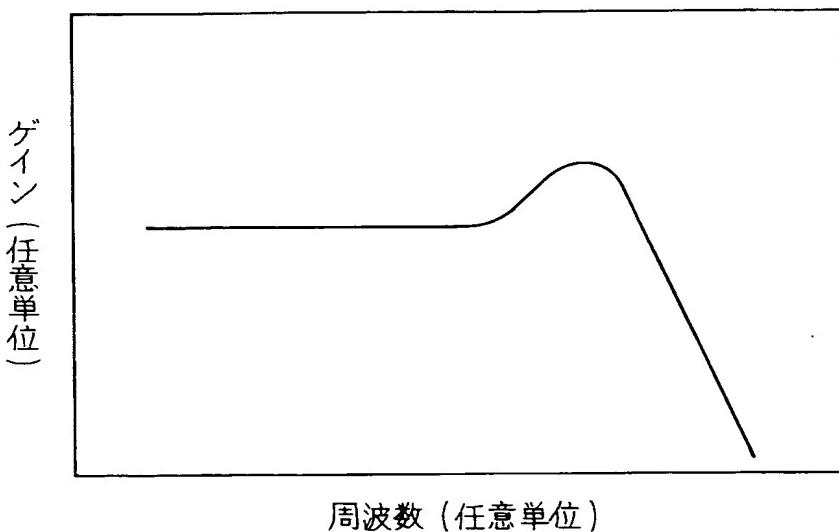


【図5】



50；周波数特性可変增幅回路 51、52；インダクタ
 53、54；抵抗 55、56；出力端子
 57、58；負荷容量 59、60；NMOSトランジスタ
 61、62；入力端子 63；トランジスタ
 64；バイアス端子 65、66、67；接続点

【図6】



【書類名】 要約書

【要約】

【課題】 入力された信号の周波数特性を変化させることができる周波数特性可変增幅回路及びこれが搭載された半導体集積回路装置を提供する。

【解決手段】 電源電位配線VCCから接地電位配線GNDに向かって、インダクタ2、抵抗6、出力端子8及びトランジスタ10をこの順に直列に接続し、それらと並列にインダクタ3、抵抗7、出力端子9及びトランジスタ11をこの順に直列に接続し、接続点16及び17に可変キャパシタ4又は5の一方の電極を接続し、可変キャパシタ4及び5の他方の電極を周波数特性制御端子19又は20に接続し、トランジスタ10及び11のドレインを夫々出力端子8又は9に、ソースはトランジスタ15のドレインに、ゲートは夫々入力端子12又は入力端子13に接続し、トランジスタ14のゲートをバイアス端子15に、ソースを接地電位配線GNDに接続する。

【選択図】 図1



認定・付加情報

特許出願の番号	特願2003-092486
受付番号	50300521240
書類名	特許願
担当官	第七担当上席 0096
作成日	平成15年 4月 3日

<認定情報・付加情報>

【提出日】 平成15年 3月28日

次頁無

特願 2003-092486

出願人履歴情報

識別番号 [302062931]

1. 変更年月日 2002年11月 1日

[変更理由] 新規登録

住 所 神奈川県川崎市中原区下沼部1753番地
氏 名 NECエレクトロニクス株式会社